



Practitioner's Docket No.: 815\_010

PATENT

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re the application of: Masahiko NAMERIKAWA, Kazuyoshi SHIBATA and  
Masaki IWAMOTO

Serial No.: 10/650,488

Filed: August 28, 2003

Conf. No.: Not Assigned

For: LAMINATE-TYPE PIEZOELECTRIC DEVICE AND METHOD FOR  
MANUFACTURING THE SAME

Mail Stop Missing Parts  
Commissioner for Patents  
P.O. Box 1450  
Alexandria, VA 22313-1450

I hereby certify that this correspondence is being deposited with  
the United States Postal Service as first class mail addressed to  
Mail Stop Missing Parts, Commissioner for Patents, P.O.  
Box 1450, Alexandria, VA 22313-1450 on January 26, 2004.

  
Elizabeth A. VanAntwerp

SUBMISSION OF CERTIFIED COPIES OF PRIORITY DOCUMENTS

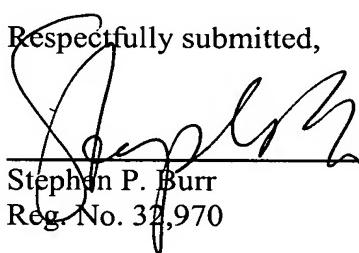
Sir:

The benefit of the filing date of the following prior foreign application filed in the  
following foreign country is hereby requested for the above-identified application and the  
priority provided in 35 USC 119 is hereby claimed:

<u>Country</u>	<u>Application Number</u>	<u>Filing Date</u>
Japan	P2002-251513	August 29, 2002
Japan	P2003-300228	August 25, 2003

In support of this claim, certified copies of the Japanese Applications are enclosed  
herewith.

Respectfully submitted,

  
Stephen P. Burr  
Reg. No. 32,970

SPB/eav

BURR & BROWN  
P.O. Box 7068  
Syracuse, NY 13261-7068

Customer No.: 025191  
Telephone: (315) 233-8300  
Facsimile: (315) 233-8320

**JAPAN PATENT OFFICE**

This is to certify that the annexed is a true copy of the following application as filed with this Office:

Date of Application: August 29, 2002

Application Number: P2002-251513  
[ST.10/C]: [JP2002-251513]

Applicant(s): NGK INSULATORS, LTD.

September 29, 2003

Commissioner:  
Japan Patent Office                    Yasuo IMAI

Number of Certificate: 2003-3079878

日本国特許庁  
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日      2002年  8月29日  
Date of Application:

出願番号      特願2002-251513  
Application Number:

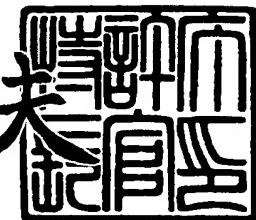
[ST. 10/C] :      [JP2002-251513]

出願人      日本碍子株式会社  
Applicant(s):

2003年  9月29日

特許庁長官  
Commissioner,  
Japan Patent Office

今井康夫



【書類名】 特許願  
【整理番号】 02P281  
【提出日】 平成14年 8月29日  
【あて先】 特許庁長官殿  
【国際特許分類】 H01L 41/09  
G02B 26/02  
【発明の名称】 積層型セラミック電子部品及びその製造方法  
【請求項の数】 14  
【発明者】  
【住所又は居所】 愛知県名古屋市瑞穂区須田町2番56号 日本碍子株式  
会社内  
【氏名】 滑川 政彦  
【発明者】  
【住所又は居所】 愛知県名古屋市瑞穂区須田町2番56号 日本碍子株式  
会社内  
【氏名】 柴田 和義  
【発明者】  
【住所又は居所】 愛知県名古屋市瑞穂区須田町2番56号 日本碍子株式  
会社内  
【氏名】 岩本 正樹  
【特許出願人】  
【識別番号】 000004064  
【氏名又は名称】 日本碍子株式会社  
【代理人】  
【識別番号】 100108707  
【弁理士】  
【氏名又は名称】 中村 友之  
【電話番号】 03-3504-3075

**【代理人】****【識別番号】** 100083806**【弁理士】****【氏名又は名称】** 三好 秀和**【選任した代理人】****【識別番号】** 100095500**【弁理士】****【氏名又は名称】** 伊藤 正和**【選任した代理人】****【識別番号】** 100101247**【弁理士】****【氏名又は名称】** 高橋 俊一**【選任した代理人】****【識別番号】** 100098327**【弁理士】****【氏名又は名称】** 高松 俊雄**【選任した代理人】****【識別番号】** 100108914**【弁理士】****【氏名又は名称】** 鈴木 壮兵衛**【選任した代理人】****【識別番号】** 100104031**【弁理士】****【氏名又は名称】** 高久 浩一郎**【手数料の表示】****【予納台帳番号】** 001982**【納付金額】** 21,000円**【提出物件の目録】****【物件名】** 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 0110307

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 積層型セラミック電子部品及びその製造方法

【特許請求の範囲】

【請求項1】 セラミック印刷層と、

前記セラミック印刷層の上に積層され、下面が前記セラミック印刷層の表面に沿って平坦状であり、且つ先端部の端縁側壁が下地の前記セラミック印刷層の表面に対して鋭角をなす傾斜面を有する内部電極印刷層と、

が交互に積層されたことを特徴とする積層型セラミック電子部品。

【請求項2】 セラミック印刷層と内部電極印刷層とが交互に積層された積層型セラミック電子部品であって、

セラミック印刷層が圧電／電歪材料でなり、前記内部電極印刷層の端部が端縁に向けて漸次肉薄になるように形成され、前記セラミック印刷層の表面に対して、前記内部電極印刷層の端縁部上辺の先端から該内部電極印刷層の厚み平均の5倍長分の最小二乗線がなす角度が $2\sim30^\circ$ であることを特徴とする積層型セラミック電子部品。

【請求項3】 請求項1又は請求項2に記載された積層型セラミック電子部品であって、

前記セラミック印刷層の表面粗さ（算術平均粗さRa）は、 $0.05\sim0.5\mu m$ であることを特徴とする積層型セラミック電子部品。

【請求項4】 セラミック印刷層と内部電極印刷層とが交互に積層された積層型セラミック電子部品であって、

前記内部電極印刷層は、端縁に向けて漸次肉薄になるように複数の電極薄膜が多段的に積層されていることを特徴とする積層型セラミック電子部品。

【請求項5】 セラミック未焼成層を印刷して形成する第1のセラミック印刷工程と、

前記セラミック未焼成層の表面に、端縁部上辺の先端から厚み平均の5倍長分の最小二乗線が $2\sim30^\circ$ の角度をなす端縁部を有する電極未焼成層を、電極材料ペーストを印刷して形成する電極印刷工程と、

前記電極未焼成層が形成された前記セラミック未焼成層の上に、他のセラミック

ク未焼成層を印刷して形成する第2のセラミック印刷工程と、  
前記第1のセラミック印刷工程、前記電極印刷工程及び前記第2のセラミック  
印刷工程を、順次繰り返して形成した積層体を焼成する工程と、  
を備えることを特徴とする積層型セラミック電子部品の製造方法。

**【請求項6】** 請求項5記載の積層型セラミック電子部品の製造方法であつ  
て、

前記セラミック未焼成層は、圧電／電歪材料でなることを特徴とする積層型セ  
ラミック電子部品の製造方法。

**【請求項7】** 請求項5記載の積層型セラミック電子部品の製造方法であつ  
て、

前記第1及び第2のセラミック未焼成層の表面粗さ（算術平均粗さ：R<sub>a</sub>）を  
、0.05μm～0.5μmとなるように調製することを特徴とする積層型セラミ  
ック電子部品の製造方法。

**【請求項8】** 請求項5記載の積層型セラミック電子部品の製造方法であつ  
て、

前記電極未焼成層の中間部分より端縁部分を形成する前記電極材料ペーストの  
粘度を低く設定したことを特徴とする積層型セラミック電子部品の製造方法。

**【請求項9】** 請求項7記載の積層型セラミック電子部品の製造方法であつ  
て、

前記電極材料ペーストの粘度が30～3000Pa・secであることを特徴  
とする積層型セラミック電子部品の製造方法。

**【請求項10】** 請求項7記載の積層型セラミック電子部品の製造方法であ  
つて、

E型粘度計で0.5回転／2.5回転粘度比で表される、前記電極材料ペースト  
のチクソトロピック性が、1～4であることを特徴とする積層型セラミック電子  
部品の製造方法。

**【請求項11】** 請求項9記載の積層型セラミック電子部品の製造方法であ  
つて、

前記電極材料ペースト中のバインダーの比率を、1～10wt%に調製するこ

とを特徴とする積層型セラミック電子部品の製造方法。

【請求項12】 請求項9記載の積層型セラミック電子部品の製造方法であつて、

前記電極材料ペースト中の溶剤の比率を、5～20wt%に調製することを特徴とする積層型セラミック電子部品の製造方法。

【請求項13】 請求項9記載の積層型セラミック電子部品の製造方法であつて、

前記電極材料ペースト中の金属粒子の平均粒径を、0.1～4μmに調製したことを特徴とする積層型セラミック電子部品の製造方法。

【請求項14】 請求項9記載の積層型セラミック電子部品の製造方法であつて、

前記電極材料ペースト中の金属粒子の比表面積を、0.5～5m<sup>2</sup>/gに調製したことを特徴とする積層型セラミック電子部品の製造方法。

#### 【発明の詳細な説明】

##### 【0001】

##### 【発明の属する技術分野】

この発明は積層型セラミック電子部品及びその製造方法に関し、さらに詳しくは、圧電／電歪層と内部電極層とを交互に積層して焼成してなる積層型セラミック電子部品に関する。

##### 【0002】

##### 【従来の技術】

従来、積層型セラミック電子部品としては、図10に示すような、積層された複数のセラミック焼結層102同士の間に、主に金属材料でなる内部電極102が形成されたものがある（特許第3259686号）。このセラミック電子部品においては、内部電極102の先端側の端縁が、上下から内部電極102を挟むセラミック焼結層101が、焼成時に内部電極102よりも収縮する作用によつて、上下両方向から内部電極102の端縁を押圧することにより楔形の形状に変形されている。このように内部電極102の端縁を楔形の形状にすることにより、電極端縁近傍のセラミック密度の均一化を図り、焼結体における密度差に起因

するデラミネーションや層間剥離の防止が図られている。

### 【0003】

上記したセラミック電子部品の製造に際しては、内部電極102の端縁を楔形の形状にするために、セラミック焼結層102の材料である未焼成セラミックの焼成収縮率を、内部電極102を形成するための導電ペーストの焼成収縮率よりも大きく設定している。具体的には、未焼成セラミックの焼成収縮率を導電ペーストの焼成収縮率に対して相対的に大きくするために、導電ペースト中のバインダーの含有率を低くし、金属粉末の含有率を高める方法がある。この方法によれば、焼成により飛散するバインダーの含有率が低いため、焼成収縮率を小さくすることができる。この他の焼成収縮率の調整方法としては、導電ペーストに、ニッケル(Ni)、モリブデン(Mo)、タングステン(W)などの高融点金属を添加する方法がある。

### 【0004】

上記したセラミック電子部品の製造方法は、図11に示すように、矩形のセラミックグリーンシート101Aの上に導電ペースト層102Aを内部電極102の形状にスクリーン印刷したものを、導電ペースト層102Aの先端縁が互い違いになるように積層すると共に、上下に無地のセラミックグリーンシート101Aを積層して図12に示すような積層体を作製する。次に、図13に示すように、積層体を厚み方向に加圧する。次に、積層体に、図示しない外部電極などを附加、形成した後、焼成することにより、図10に示す断面構造を持つセラミック電子部品が完成する。

### 【0005】

#### 【発明が解決しようとする課題】

しかしながら、上記したセラミック電子部品では、セラミックグリーンシート101Aと導電ペースト層102Aとの焼成収縮差を利用して内部電極102の端縁を楔形の形状に変形させているため、焼成中の電極端縁の延伸や後退の度合を正確に制御することが困難であり、内部電極102の寸法精度が低くなるという問題点がある。また、焼成後においては、製品を破壊しなければ内部電極102の形成状態の確認ができないという問題がある。

### 【0006】

また、上記したように、セラミックグリーンシート101Aと導電ペースト層102Aとの相対的な焼成収縮を調整するため、導電ペースト中のバインダーの含有率を低くし、金属粉末の含有率を高くした場合には、バインダー不足に起因して印刷性が悪化し、印刷膜（導電ペースト層102A）膜厚が不均一となってかすれ等が生じ易くなる。このように導電ペースト102Aにかすれ等の膜厚の不均一が生じると、当然ながら、焼成によって形成された内部電極102も同様に膜厚が不均一となる。このように内部電極102の膜厚が不均一となると、セラミック電子部品の特性にばらつきが発生し易くなるという問題点がある。

### 【0007】

さらに、上記したように、セラミックグリーンシート101Aと導電ペースト層102Aとの相対的な焼成収縮を調整するため、導電ペーストにNi、Mo、Wなどの高融点金属を添加した場合には、高融点金属が焼成に際してセラミックと反応し易いため、セラミック焼結層101の電気的特性を悪化させるという問題がある。

### 【0008】

加えて、上記したセラミック電子部品では、焼成収縮差によって内部電極102を変形させているため、焼成後の焼結体に残留応力が内在する。このため、このような製造条件によって作られたセラミック電子部品を、自身が変形作用を伴う圧電／電歪素子等に応用した場合、内在された残留応力に起因して内部にクラック等の不具合が発生する虞がある。したがって、上記したセラミック電子部品は、構造的な変形作用が非常に小さい積層コンデンサ等のみに適用されるものである。

### 【0009】

そこで、本発明の目的は、寸法精度の高い印刷電極層を備え、特性ばらつきのない耐久性を有する積層型セラミック電子部品を提供することにある。

### 【0010】

また、本発明の他の目的は、印刷電極層の印刷性が良好で、しかも印刷電極層の寸法制御を確実に行うことができる積層型セラミック電子部品の製造方法を提

供することにある。

#### 【0011】

##### 【課題を解決するための手段】

本発明の第1の特徴は、セラミック印刷層と、前記セラミック印刷層の上に積層され、下面が前記セラミック印刷層の表面に沿って平坦状であり、且つ先端部の端縁側壁が下地の前記セラミック印刷層の表面に対して鋭角をなす傾斜面を有する内部電極印刷層と、が交互に積層されていることを要旨とする。

#### 【0012】

この発明では、印刷法で形成された平坦なセラミック印刷層の上に印刷法で形成された内部電極印刷層が形成されているため、セラミック印刷層及び内部電極印刷層の寸法精度が高い。また、内部電極印刷層の端縁側壁が下地のセラミック印刷層の表面に対して鋭角をなすため、この内部電極印刷層の端縁近傍のセラミック印刷層にクラック等の劣損が発生するのを抑制することができる。なお、内部電極印刷層の端縁側壁を下地セラミック印刷層の表面に対して鋭角をなす傾斜面となるように制御することと上下セラミック印刷層同士の焼結強度を高めるには、下地セラミック印刷層の表面粗さ（Ra）を、0.05～0.5 μmに設定することが有効となる。

#### 【0013】

また、本発明の第2の特徴は、セラミック印刷層と内部電極印刷層とが交互に積層された積層型セラミック電子部品であって、セラミック印刷層が圧電／電歪材料でなり、該セラミック印刷層の表面に、端縁に向けて漸次肉薄になる電極印刷層が積層され、前記セラミック印刷層の表面と、前記内部電極印刷層の端縁部上辺の先端から該内部電極印刷層の厚み平均の5倍長分の最小二乗線がなす角度が2～30°であることを要旨とする。

#### 【0014】

この発明では、内部電極印刷層の端縁部上辺の先端から該内部電極印刷層の厚み平均の5倍長分の最小二乗線がなす角度を2～30°とすることにより、内部電極印刷層に駆動電圧を印加して駆動した場合に、クラックの発生を抑制することができる。また、この発明では、内部電極印刷層を印刷により形成するため、

電極の寸法精度を高めることができる。なお、内部電極印刷層の端縁部上辺の先端から内部電極印刷層の厚み平均の5倍長分の最小二乗線がなす角度を2～30°に制御することと上下セラミック印刷層同士の焼結強度を高めるには、下地セラミック印刷層の表面粗さ（Ra）を、0.05～0.5μmに設定することが有効となる。

#### 【0015】

さらに、本発明の第3の特徴は、セラミック印刷層と内部電極印刷層とが交互に積層された積層型セラミック電子部品であって、前記内部電極印刷層は、端縁に向けて漸次肉薄になるように複数の電極薄膜が多段的に積層されていることを要旨とする。

#### 【0016】

この発明では、内部電極印刷層が複数の電極薄膜を多段的に積層してなるため、端縁に向けて漸次肉薄に形成されている。このため、内部電極印刷層の端部では、その上に積層されるセラミック印刷層を段差被覆性（ステップカバレージ）を良好にできるため、この内部電極印刷層の端縁近傍のセラミック印刷層にクラック等の劣損が発生するのを抑制することができる。

#### 【0017】

また、本発明の第4の特徴は、積層型セラミック電子部品の製造方法であって、セラミック未焼成層を印刷して形成する第1のセラミック印刷工程と、前記セラミック未焼成層の表面に、端縁部上辺の先端から厚み平均の5倍長分の最小二乗線がなす角度が2～30°をなす端縁部を有する電極未焼成層を、電極材料ペーストを印刷して形成する電極印刷工程と、前記電極未焼成層が形成された前記セラミック未焼成層の上に、他のセラミック未焼成層を印刷して形成する第2のセラミック印刷工程と、前記電極印刷工程及び前記第2のセラミック印刷工程を、順次繰り返して形成した積層体を焼成する工程と、を備えることを要旨とする。

#### 【0018】

この発明では、印刷された第1のセラミック未焼成層の表面に、電極未焼成層を電極材料ペーストを印刷して形成することにより、内部電極となる電極未焼成



層の寸法確認を行うことができる。また、この発明では、電極未焼成層の端縁部上辺の先端から厚み平均の5倍長分の最小二乗線が、下地セラミック未焼成層の表面に対して $2\sim30^\circ$ の角度をなすように設定することにより、焼成後における、電極層の端縁近傍のセラミック層にクラック等の劣損が発生するのを抑制することができる。また、この発明では、セラミック未焼成層が圧電／電歪材料となる場合に、作製された積層型セラミック電子部品を圧電／電歪素子として用いることができる。このとき、電極未焼成層の端縁部上辺の先端から厚み平均の5倍長分の最小二乗線が、下地セラミック未焼成層の表面に対して $2\sim30^\circ$ の角度をなすように設定することにより、圧電／電歪素子の駆動特性と耐久性を向上することができる。

### 【0019】

また、第4の特徴に係る発明においては、第1及び第2のセラミック未焼成層の表面粗さ（算術平均粗さ：R<sub>a</sub>）を、 $0.05\mu\text{m}\sim0.5\mu\text{m}$ となるように調製することにより、電極未焼成層の印刷精度を高めると共に、第1及び第2のセラミック未焼成層同士の焼結強度を高めることができる。加えて、電極材料ペーストの粘度を $30\sim3000\text{Pa}\cdot\text{sec}$ とすることにより、下地セラミック印刷層の表面へ電極未焼成層を良好にパターン形成することができる。具体的には、電極材料ペーストを上記粘度に設定することにより、電極材料ペーストがにじんだり、膜厚分布が不均一になるのを防止できる。さらに、電極材料ペーストのチクソトロピック性を $1\sim4$ に設定することにより、印刷時に適度な粘度を保持しつつ、印刷用製版の版抜け性を良好とすることができます。また、電極材料ペーストの粘度を $30\sim3000\text{Pa}\cdot\text{sec}$ としたときに、電極材料ペースト中のバインダーの比率を $1\sim10\text{wt\%}$ とすることで、印刷のかすれは電極の断線を防止することができる。また、電極材料ペースト中の溶剤の比率を、 $5\sim20\text{wt\%}$ に調整することにより、電極材料ペーストの適度な流動性を保って印刷パターンの寸法精度を高めると共に、製版が乾きやすくなるのを抑制することができる。加えて、電極材料ペースト中の金属粒子の平均粒径を $0.1\sim4\mu\text{m}$ に調整することにより、良好な印刷を行うことができる。さらに、電極材料ペースト中の金属粒子の比表面積を、 $0.5\sim5\text{m}^2/\text{g}$ に調整することによっても、良好

な印刷性を得ることができる。

### 【0020】

さらに、第4の特徴に係る発明においては、電極未焼成層の中間部分より端縁部分の電極材料ペーストの粘度を低くすることにより、端縁部分を漸次先端側へ向けて肉薄にすることが可能である。

### 【0021】

#### 【発明の実施の形態】

以下、本発明に係る積層型セラミック電子部品及びその製造方法の詳細を図面に示す実施の形態に基づいて説明する。但し、図面は模式的なものであり、各層の厚みや厚みの比率などは現実のものとは異なることに留意すべきである。また、図面相互間においても互いの寸法の関係や比率がことなる部分が含まれている。したがって、具体的な厚みや寸法は以下の説明を参照して判断すべきものである。

### 【0022】

#### (実施の形態1)

##### 「積層型圧電／電歪素子の構成」

この実施の形態は、本発明を積層型の圧電／電歪素子に適用した例である。図1に示すように、本実施の形態に係る積層型セラミック電子部品としての圧電／電歪素子1は、複数のセラミック印刷層としての圧電体印刷層2と、内部電極印刷層3とを交互に積層してなる積層体4と、この積層体4の互いに対向する2つの側面で各内部電極印刷層3を交互に共通接続するとともに、この積層体4の上下面に延伸するように形成された互いに電気的に分離された一对の外部電極5、6とを備えて大略構成されている。

### 【0023】

内部電極印刷層3は、上下の圧電体印刷層2の界面に介在されている。また、上下に隣接する内部電極印刷層3同士は、図1及び図2に示すように、外部電極5、6から互い違いの向きに延びるように設けられている。そして、一方の外部電極5に接続された内部電極印刷層3は、他方の外部電極6側へ達しないように寸法設定されている。同様に、他方の外部電極5に接続された内部電極印刷層3



は、一方の外部電極 6 側へ達しないように寸法設定されている。また、内部電極印刷層 3 の先端縁部は、下地の圧電体印刷層 2 の表面に対して鋭角をなす傾斜面 3 A を有する片刃形状に形成されている。これら圧電体印刷層 2 及び内部電極印刷層 3 は、印刷法を用いて順次積層されている。なお、圧電／電歪印刷層 2 の表面粗さ（算術平均粗さ  $R_a$ ）は、 $0.05 \sim 0.5 \mu\text{m}$  であることが好ましい。

#### 【0024】

図 3 に示すように、本実施の形態では、内部電極印刷層 3 の先端縁部において、内部電極印刷層 3 の下辺（平均）と、内部電極印刷層 3 の上辺の先端から厚み平均 5 倍長分の最小二乗線 A がなす角度（以下、先端角度という）が $2^\circ \sim 30^\circ$  に設定されている。

#### 【0025】

なお、先端角度は、 $1^\circ$  以下にした場合、圧電／電歪素子として、初期変位特性が極端に低いものが 10 素子中 7 素子の割合で存在した。なお、内部電極印刷層 3 の先端角度が $1^\circ$  の圧電／電歪素子を、約  $1 \pm 1 \text{ kV/mm}$ 、 $1 \text{ kHz}$  で駆動したところ、100 時間経過した時点で全素子が通常品の 50% 以下の変位となつた。初期不良及び 100 時間駆動後の圧電／電歪素子の断面研磨面を SEM 観察したところ、初期不良品では一部の内部電極印刷層 3 の先端付近の圧電／電歪印刷層 2 の部分に、内部電極印刷層 3 と平行な方向のクラックの発生が認められた。また、100 時間駆動後の圧電／電歪素子では、総ての内部電極印刷層 3 の先端付近の圧電体印刷層 2 の部分に同様のクラックが認められた。このようなクラックの発生原因は、先端角度が $1^\circ$  以下の鋭角であるため、内部電極印刷層 3 の先端付近に焼成収縮時及び駆動時の応力が集中したためであると考えられる。このため、先端角度の下限は、 $2^\circ$  でありそれより広い角度が望ましい。

#### 【0026】

一方、先端角度の上限は、 $30^\circ$  が好ましい。すなわち、先端角度が $31^\circ$  以上の場合、焼成前の段階で 10 素子中 3 素子の割合で圧電／電歪素子前駆体に層間剥離が発生した。この段階で層間剥離を起こさなかった圧電／電歪素子前駆体を焼成したところ 2 素子が焼成後に層間剥離を起こした。さらに、残り 5 素子の変位を評価したところ、全素子が通常より 3 割程度変位が低かった。焼成後に層

間剥離したものの剥離面をSEM観察したところ、内部電極印刷層3の先端付近の圧電／電歪印刷層2の部分に結晶粒表面が滑らかな焼成面が認められた。また、焼成面から先には粒内へき開面及び不連続な粒界面が認められた。以上から、圧電／電歪印刷層2を印刷、乾燥する際に乾燥収縮により圧電／電歪印刷層2に巣が発生し、乾燥収縮による応力や焼成時の応力、更には駆動時の応力で巣の先端からクラックが発生したものと考えられる。このため、先端角度は、30°以下が好ましい。

#### 【0027】

なお、上記した実施の形態では、内部電極印刷層3を単層構造としたが、図4に示すように、内部電極印刷層3を複数層の電極薄膜で構成し、先端部を階段状に段差を有する構造としてもよい。この場合も、内部電極印刷層3の先端角度が2°～30°に設定されている。図4は、内部電極印刷層3を、例えば、4層の電極薄膜3A、3B、3C、3Dを順次印刷して、形成した例を示している。

#### 【0028】

本実施の形態に係る積層型の圧電／電歪素子1では、印刷法で形成された平坦な圧電／電歪印刷層2の上に印刷法で形成された内部電極印刷層3が形成されているため、圧電／電歪印刷層2及び内部電極印刷層2の寸法精度を高めることができる。また、内部電極印刷層3の端縁側壁が下地の圧電／電歪印刷層2の表面に対して2°～30°の鋭角をなすように設定したため、この内部電極印刷層3の端縁近傍の圧電／電歪印刷層2にクラック等の劣損が発生するのを抑制することができる。なお、内部電極印刷層3の端縁側壁を下地圧電／電歪印刷層2の表面に対して鋭角をなす傾斜面となるように制御すること、並びに、上下セラミック印刷層同士の焼結強度を高めるには、下地圧電／電歪印刷層2の表面粗さ(Ra)を、0.05～0.5μmに設定することが有効となる。

#### 【0029】

このように、本実施の形態では、内部電極印刷層の先端角度を2°～30°の鋭角に設定することにより、この内部電極印刷層を上下から挟む圧電／電歪印刷層との密着性を高めることができる。また、本実施の形態では、内部電極印刷層と圧電／電歪印刷層との焼成収縮率の制御の必要性が低いという利点がある。

### 【0030】

(実施の形態2)

図5は、本発明を積層型の圧電／電歪素子に適用した実施の形態2を示している。本実施の形態2に係る積層型の圧電／電歪素子11は、例えば4層の圧電／電歪印刷層12A、12B、12C、12Dと、これらの圧電／電歪印刷層12A～12Dの互いに隣接する層同士の間に介在される例えば3層の内部電極印刷層13A、13B、13Cと、これら内部電極印刷層13A、13B、13Cが交互に接続された一対の外部電極印刷層14A、14Bとを備えてなる。そして、この圧電／電歪素子11は、上下一対の底面がともに長方形状をなす概ね台形状の積層体構造を有する。

### 【0031】

この実施の形態2においても、上記した実施の形態1と同様に、内部電極印刷層13A、13B、13Cの先端縁部は、下地の圧電体印刷層12A、12B、12Cの表面に対して鋭角をなす傾斜面15を有する片刃形状に形成されている。具体的には、上記した実施の形態1と同様に、内部電極印刷層13A、13B、13Cの端縁側壁が下地の圧電／電歪印刷層12A～12Cの表面に対して $2^{\circ} \sim 30^{\circ}$ の鋭角をなすように設定されている。

### 【0032】

なお、これら圧電体印刷層12A～12D及び内部電極印刷層13A、13B、13Cは、印刷法を用いて順次積層されている。そして、圧電／電歪印刷層12A、12B、12Cの表面粗さ（算術平均粗さRa）は、 $0.05 \sim 0.5 \mu\text{m}$ であることが好ましい。

### 【0033】

この圧電／電歪素子11では、図5に示すように、広い底面が狭い底面に向けて積層される圧電／電歪印刷層12A～12Dの幅が漸次狭くなるように設定されている。この結果、圧電／電歪素子11では、両側が斜面になり、上記したように概ね台形状の積層体となっている。

### 【0034】

また、本実施の形態では、図5に示す圧電／電歪素子11の縦寸法aと横寸法

bとの和a+bが100mmよりも小さくなるように設定されている。さらに、この圧電／電歪素子11の厚さ寸法は、0.3mm以下に設定されている。

### 【0035】

このような構成の圧電／電歪素子11においても、印刷法で形成された平坦な圧電／電歪印刷層12A～12Cの上に印刷法で形成された内部電極印刷層13A、13B、13Cが形成されているため、圧電／電歪印刷層12A～12C及び内部電極印刷層13A、13B、13Cの寸法精度を高めることができる。また、内部電極印刷層13A、13B、13Cの端縁側壁が下地の圧電／電歪印刷層12A～12Cの表面に対して2°～30°の鋭角をなすように設定したため、この内部電極印刷層13A、13B、13Cの端縁近傍の圧電／電歪印刷層にクラック等の劣損が発生するのを抑制することができる。なお、内部電極印刷層13A、13B、13Cの端縁側壁を下地圧電／電歪印刷層の表面に対して鋭角をなす傾斜面となるように制御すること、並びに、圧電／電歪印刷層2A～12Dの上下同士の焼結強度を高めるには、下地圧電／電歪印刷層の表面粗さ(Ra)を、0.05～0.5μmに設定することが有効となる。

### 【0036】

#### 「積層型の圧電／電歪素子の製造方法」

次に、図6及び図7を用いて、実施の形態2に係る積層型の圧電／電歪素子11の製造方法を説明する。

### 【0037】

まず、図6に示すように、所定の大きさの基板10を用意する。この基板10は、ジルコニア、アルミナ、マグネシアなどの酸化物セラミック板、或いは、離型剤が塗布されたポリエステルフィルム、ポリプロピレンフィルム、ポリフェニレンサルファイドフィルムなどの樹脂フィルムを用いることができる。セラミックで基板10を構成した場合は、スクリーン印刷の台としての機能と焼成用基板としての機能を有する。また、樹脂フィルムで基板10を構成した場合は、スクリーン印刷の台としての機能を有し、焼成の際は、樹脂フィルム上に形成された圧電／電歪積層体乾燥物を剥離し、別途用意したセラミック板に載せる必要がある。

### 【0038】

図6は、セラミックでなる基板10の上に圧電／電歪積層体を形成する場合を示している。まず、この基板10の上には、スクリーン印刷法を用いてカーボン粉末あるいはテオブロミン粉末分散ペーストを印刷し、乾燥させて消失皮膜16を形成する。続いて、スクリーン印刷法を用いて、金属ペーストを外部電極印刷層14A、14Bとなるように形成する。その後、スクリーン印刷法にて、セラミック未焼成層としての圧電／電歪印刷層12Aを形成する。そして、この圧電／電歪印刷層12Aの上に、スクリーン印刷法にて、順次、内部電極印刷層13A、圧電／電歪印刷層12B、内部電歪印刷層13B、圧電／電歪印刷層12C、内部電歪印刷層13C、圧電／電歪印刷層12Dを形成する。そして、最後に、図6に示すような製版17を用いて、スクリーン印刷法にて、外部電極印刷層14Aを形成する。この製造方法においては、内部電極印刷層13A、13B、13Cの端縁部上辺の先端から厚み平均の5倍長分の最小二乗線が、下地圧電体印刷層の表面に対して2～30°の角度をなすように設定する。

### 【0039】

なお、圧電／電歪印刷層12A～12Dの圧電／電歪材料としては、ジルコン酸鉛、チタン酸鉛、及びマグネシウムニオブ酸鉛を主成分とする材料、若しくは、チタン酸ナトリウムビスマスを主成分とする材料を用いる。また、これらの材料に、ランタン、カルシウム、ストロンチウム、モリブデン、タングステン、バリウム、ニオブ、亜鉛、イットリウム、タンタル、リチウム、ビスマス、スズ等の酸化物あるいは最終的に酸化物となる少なくとも1つの成分を含む化合物等を単独で、もしくは混合したセラミックを用いる。

### 【0040】

また、金属ペーストの金属材料としては、アルミニウム、チタン、クロム、鉄、コバルト、ニッケル、銅、亜鉛、ニオブ、モリブデン、ルテニウム、パラジウム、ロジウム、銀、スズ、タンタル、タングステン、イリジウム、白金、金、鉛等の金属単体、もしくはこれらの合金を用いることができる。

### 【0041】

その後、このようにして形成した積層体を焼成する。このとき、消失皮膜16

は、焼成に伴って消失して図7に示すように、圧電／電歪素子11が基板10から離脱する。このようにして、圧電／電歪素子10の製造が完了する。

#### 【0042】

この実施の形態では、印刷された第1のセラミック未焼成層の表面に、電極未焼成層としての内部電極印刷層13A、13B、13Cを電極材料ペーストを印刷して形成することにより、内部電極印刷層13A、13B、13Cの寸法確認を行うことができる。また、この実施の形態では、内部電極印刷層13A、13B、13Cの端縁部上辺の先端から厚み平均の5倍長分の最小二乗線が、下地圧電体印刷層12A、12B、12Cの表面に対して $2\sim30^\circ$ の角度をなすように設定することにより、焼成後における、内部電極印刷層13A、13B、13Cの端縁近傍の圧電体印刷層にクラック等の劣損が発生するのを抑制することができる。このとき、内部電極印刷層13A、13B、13Cの端縁部上辺の先端から厚み平均の5倍長分の最小二乗線が、下地圧電体印刷層の表面に対して $2\sim30^\circ$ の角度をなすように設定することにより、圧電／電歪素子の駆動特性と耐久性を向上する。因みに、このようにして製造された図5に示した圧電／電歪素子11の変位評価方法は、焼成した圧電／電歪素子を $50\mu\text{m}$ の厚さのSUS304薄板に加熱硬化型1液エポキシ接着剤で接着し、適宜結線（半田付け、ワイヤーボンディングなどで）して電圧印加し、SUS304薄板の面垂直方向への変位をレーザードップラー振動計を用いて計測を行った。

#### 【0043】

また、下地となる圧電体印刷層12A、12B、12Cの表面粗さ（算術平均粗さ： $R_a$ ）を、 $0.05\mu\text{m}\sim0.5\mu\text{m}$ となるように調製することにより、内部電極印刷層13A、13B、13Cの印刷精度を高めると共に、圧電体印刷層同士の焼結強度を高めることができる。なお、この表面粗さ（ $R_a$ ）が $0.05\mu\text{m}$ より低いと、内部電極印刷層が圧電／電歪印刷層に対してアンカー効果が得られず、内部電極印刷層が圧電／電歪印刷層から剥離しやすくなる。また、表面粗さ（ $R_a$ ）が $0.5\mu\text{m}$ より高いと、電極ペーストが面方向に流動し難くなり、電極先端が片刃形状となりにくくなる。

#### 【0044】

また、本実施の形態においては、電極材料ペーストの粘度を30～3000Pa・secとすることにより、下地圧電体印刷層の表面へ内部電極印刷層を良好にパターン形成することができる。具体的には、電極材料ペーストを上記粘度に設定することにより、電極材料ペーストがじんわり、膜厚分布が不均一になるのを防止できる。

#### 【0045】

さらに、電極材料ペーストのチクソトロピック性を1～4（E型粘度計で0.5回転／2.5回転の粘度比）に設定することにより、印刷時に適度な粘度を保持しつつ、印刷用製版の版抜け性を良好とすることができる。このチクソトロピック性が1より低いと、印刷時に適度な粘度低下が起こらず版抜けし難くなる。また、このチクソトロピック性が4より高いと、レベリングが難しくなり、膜厚分布が大きくなり片刃形状を形成し難くなる。

#### 【0046】

加えて、電極材料ペーストの粘度を30～3000Pa・secとしたときに、電極材料ペースト中のバインダーの比率を1～10wt%とすることで、印刷のかすれによる電極の断線を防止することができる。このバインダーの比率が1wt%より少ないと、金属粒子の相対量が増すため薄肉化が難しくなり、10wt%より多いと、金属粒子の相対量が少なくなるため電極の断線が発生し易くなる。

#### 【0047】

また、電極材料ペースト中の溶剤の比率を、5～20wt%に調整することにより、電極材料ペーストの適度な流動性を保って印刷パターンの寸法精度を高めると共に、製版が乾きやすくなるのを抑制することができる。因みに、溶剤比率が5wt%より少ないと、適度な流動性が得られず印刷が困難となると共に、製版が乾き易くなり繰り返し安定性が低くなる。また、溶剤比率が20wt%より多いと、粘度が低下し、パターンがじみ易くなり所望の印刷形状が得られない。

#### 【0048】

加えて、電極材料ペースト中の金属粒子の平均粒径を0.1～4μmに調整す

ることにより、良好な印刷を行うことができる。この平均粒径が $0.1\text{ }\mu\text{m}$ より小さいと、チクソトロピック性が高くなり印刷が難しくなり、 $4\text{ }\mu\text{m}$ より大きいと薄膜化が難しくなると共に密度が小さくなってしまう。

#### 【0049】

さらに、電極材料ペースト中の金属粒子の比表面積を、 $0.5 \sim 5\text{ m}^2/\text{g}$ に調整することによっても、良好な印刷性を得ることができる。因みに、比表面積が $0.5\text{ m}^2/\text{g}$ より小さいとチクソトロピック性が高くなり過ぎてスクリーン印刷の製版のメッシュ跡に起因する膜厚分布が大きくなり焼成後に断線し易くなる。また、 $5\text{ m}^2/\text{g}$ より大きいと印刷パターン中の金属粒子の充填密度が低くなり、焼成後の電極材料膜に穴が開きやすくなる。この穴の部分は、電極として作用しないため、電子部品の特性が劣る。

#### 【0050】

なお、本実施の形態では、内部電極印刷層13A、13B、13Cを均一な粘度を有する金属ペーストで形成したが、内部電極印刷層13A、13B、13Cの中間部分より端縁部分の金属ペーストの粘度を低くすることにより、端縁部分を漸次先端側へ向けて肉薄にするようにしてもよい。

#### 【0051】

##### (実施例)

圧電／電歪ペーストとして、メジアン径が $0.5\text{ }\mu\text{m}$ の圧電／電歪粉末100gにバインダーとしてアルキルアセタール化ポリビニルアルコール5g、希釈溶剤としてテルピネオール20gを添加して混合した。また、電極ペースト（金属ペースト）としては、白金（Pt）粉末を分散した粘度300Pa·sのペーストとした。

#### 【0052】

上記圧電／電歪ペーストを消失皮膜16が形成された基板としてのジルコニア板に印刷、乾燥後に上記電極ペーストを印刷して乾燥させて試料を作製した。次に、この試料を、表面粗さ計（TAYLOR HOBSON社：FORM TAYLOR PLUS）を用いて、圧電／電歪印刷層上に印刷された電極ペーストの端部の形状を計測したところ、図8の円で囲んで示す傾斜部分が認められた。

図9は、図8における円で囲んだ傾斜部分をX方向に拡大して示すグラフである。これら図8及び図9から、電極ペーストの端部の形状が、片刃形状であることが認められた。

### 【0053】

さらに、圧電／電歪ペースト、電極ペーストを適当な回数印刷、乾燥して焼成した。焼成後の積層型圧電／電歪素子の断面研磨面をSEM観察したところ、電極端部は若干丸みを帯びているものの、ほぼ印刷乾燥膜と同様な形状を保っていた。このとき、電極層下辺（平均）と、電極層上辺の先端から厚み平均5倍長分の最小二乗線がなす角度は10°であった。このとき、圧電／電歪印刷層にはクラックが認められなかった。また、駆動試験後の圧電／電歪素子についても断面研磨面をSEM観察したが、クラックは認められなかった。

### 【0054】

下表1は、圧電／電歪ペーストに含まれる粉末メジアン径と、バインダー一部数と、電極ペーストの粘度とを変化させた場合の、印刷された電極層端部の先端角度を測定した結果を示している。

### 【0055】

【表1】

圧電/電歪ペースト		電極ペースト	電極角度
粉末メジアン径 $\mu\text{m}$	バインダー一部数 wt%	粘度	
0.05	5	300	1.8
5.2	↑	↑	31
0.5	31	↑	1.4
↑	0.4	↑	33
↑	5	28	1.8
↑	↑	3100	32

上記表1から判るように、電極ペーストの粘度が30～3000Pa·secであるとき、電極先端の角度がほぼ1～30°の範囲になっている。なお、粘度は、E型粘度計で2.5回転で計測した。

### 【0056】

また、上記表1から、電極ペースト中のバインダーの比率を、1～10wt%

に調製することが好ましいことが判る。

#### 【0057】

さらに、電極ペースト中の金属粒子の平均粒径（粉末メジアン径）は、0.1～4 μmに調製することが好ましいことが判る。

#### 【0058】

なお、電極ペースト中の金属粒子の比表面積は、0.5～5 m<sup>2</sup>/gであることが好ましい。加えて、電極ペーストのチクソトロピック性は、1～4であることが好ましい。さらに、電極ペースト中の溶剤の比率は、5～20 wt%に調製することが好ましい。

#### 【0059】

(その他の実施の形態)

以上、本発明を積層型の圧電／電歪素子に適用した実施の形態及び実施例について説明したが、上記の実施の形態の開示の一部をなす論述及び図面はこの発明を限定するものであると理解するべきではない。この開示から当業者には、様々な代替実施の形態、実施例及び運用技術が明らかとなろう。

#### 【0060】

例えば、上記の実施の形態では、積層型セラミック電子部品として圧電／電歪素子について本発明を適用して説明したが、この他に積層コンデンサ、積層インダクタ、積層バリスタ等の各種の積層型セラミック電子部品に適用できることは勿論である。

#### 【0061】

また、上記した実施の形態において、圧電／電歪印刷層や内部電極印刷層の層数は適宜変更可能である。

#### 【0062】

##### 【発明の効果】

以上の説明から明らかなように、発明によれば、印刷法で形成された平坦なセラミック印刷層の上に印刷法で形成された内部電極印刷層が形成されているため、セラミック印刷層及び内部電極印刷層の寸法精度を高くすることができる。また、内部電極印刷層の端縁側壁が下地のセラミック印刷層の表面に対して鋭角を

なすため、この内部電極印刷層の端縁近傍のセラミック印刷層にクラック等の劣損が発生するのを抑制する効果がある。

#### 【0063】

また、本発明によれば、内部電極印刷層の端縁部上辺の先端から該内部電極印刷層の厚み平均の5倍長分の最小二乗線がなす角度を2～30°とすることにより、内部電極印刷層に駆動電圧を印加して電歪駆動した場合に、クラックの発生を抑制する効果がある。また、この発明によれば、内部電極印刷層を印刷により形成するため、電極の寸法精度を高めることができる。

#### 【0064】

さらに、本発明によれば、内部電極印刷層が複数の電極薄膜を多段的に積層することにより、内部電極印刷層の端部では、その上に積層されるセラミック印刷層を段差被覆性（ステップカバレージ）を良好にできるため、この内部電極印刷層の端縁近傍のセラミック印刷層にクラック等の劣損が発生するのを抑制することができる。

#### 【0065】

また、本発明によれば、印刷された第1のセラミック未焼成層の表面に、電極未焼成層を電極材料ペーストを印刷して形成することにより、内部電極となる電極未焼成層の寸法確認を行うことができる。加えて、この発明によれば、電極未焼成層の端縁部上辺の先端から厚み平均の5倍長分の最小二乗線が、下地セラミック未焼成層の表面に対して2～30°の角度をなすように設定することにより、焼成後における、電極層の端縁近傍のセラミック層にクラック等の劣損が発生するのを抑制することができる。さらに、この発明によれば、圧電／電歪素子の電極未焼成層の端縁部上辺の先端から厚み平均の5倍長分の最小二乗線が、下地セラミック未焼成層の表面に対して2～30°の角度をなすように設定することにより、圧電／電歪素子の駆動特性と耐久性を向上することができる。

#### 【0066】

また、本発明によれば、セラミック未焼成層の表面粗さ（算術平均粗さ：Ra）を、0.05μm～0.5μmとなるように調製することにより、電極未焼成層の印刷精度を高めると共に、セラミック未焼成層同士の焼結強度を高めることが

できる。加えて、電極材料ペーストの粘度を30～3000Pa・secとすることにより、下地セラミック印刷層の表面へ電極未焼成層を良好にパターン形成することができる。加えて、電極材料ペーストの粘度を30～3000Pa・secとしたときに、電極材料ペースト中のバインダーの比率を1～10wt%とすることで、印刷のかすれは電極の断線を防止することができる。さらに、電極材料ペースト中の溶剤の比率を、5～20wt%に調整することにより、電極材料ペーストの適度な流動性を保って印刷パターンの寸法精度を高めると共に、製版が乾きやすくなるのを抑制する効果がある。また、本発明によれば、電極材料ペースト中の金属粒子の平均粒径を0.1～4μmに調整することにより、良好な印刷を行うことができる。さらに、電極材料ペースト中の金属粒子の比表面積を、0.5～5m<sup>2</sup>/gに調整することによっても、良好な印刷性を得ることができる。

#### 【図面の簡単な説明】

##### 【図1】

本発明に係る積層型セラミック電子部品を圧電／電歪素子に適用した実施の形態1を示す斜視図である。

##### 【図2】

実施の形態1に係る圧電／電歪素子を示す側面図である。

##### 【図3】

実施の形態1に係る圧電／電歪素子の内部電極印刷層の先端部と圧電／電歪印刷層とを示す要部拡大図である。

##### 【図4】

実施の形態1の変形例を示す内部電極印刷層の先端部と圧電／電歪印刷層とを示す要部拡大図である。

##### 【図5】

本発明に係る積層型セラミック電子部品を圧電／電歪素子に適用した実施の形態2を示す斜視図である。

##### 【図6】

実施の形態2に係る圧電／電歪素子の製造方法を示す側面説明図である。

**【図 7】**

実施の形態 2 に係る圧電／電歪素子の製造方法を示す側面説明図である。

**【図 8】**

本発明の実施例であって、圧電／電歪印刷層の上に電極ペーストを印刷して乾燥させた試料における電極ペーストの先端部の傾斜部を表面粗さ計を用いて測定した結果を示すグラフである。

**【図 9】**

図 8 の円で囲んで示す傾斜部分を X 方向に拡大して示すグラフである。

**【図 10】**

従来の積層型セラミック電子部品の要部断面図である。

**【図 11】**

従来の積層型セラミック電子部品の製造方法を示す説明図である。

**【図 12】**

従来の積層型セラミック電子部品の製造方法を示す説明図である。

**【図 13】**

従来の積層型セラミック電子部品の製造方法を示す説明図である。

**【符号の説明】**

A 最小二乗線

1、11 圧電／電歪素子

2、12A～12D 圧電／電歪印刷層

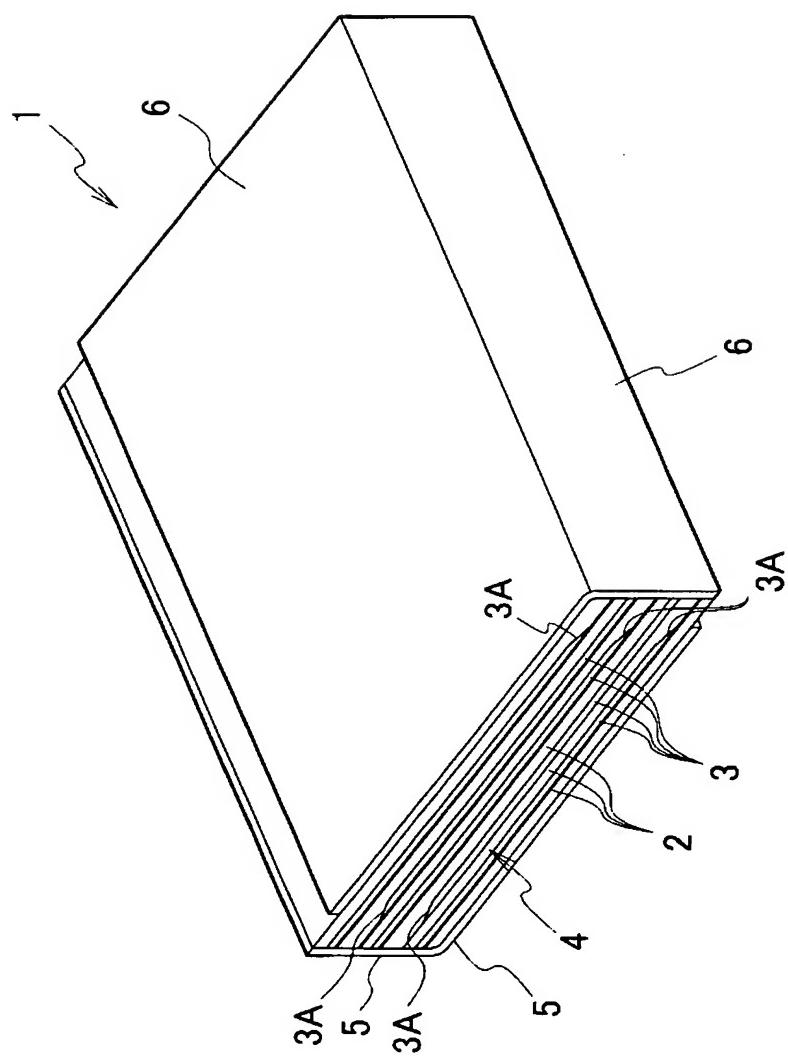
3a、15 傾斜面

3A～3D 電極薄膜

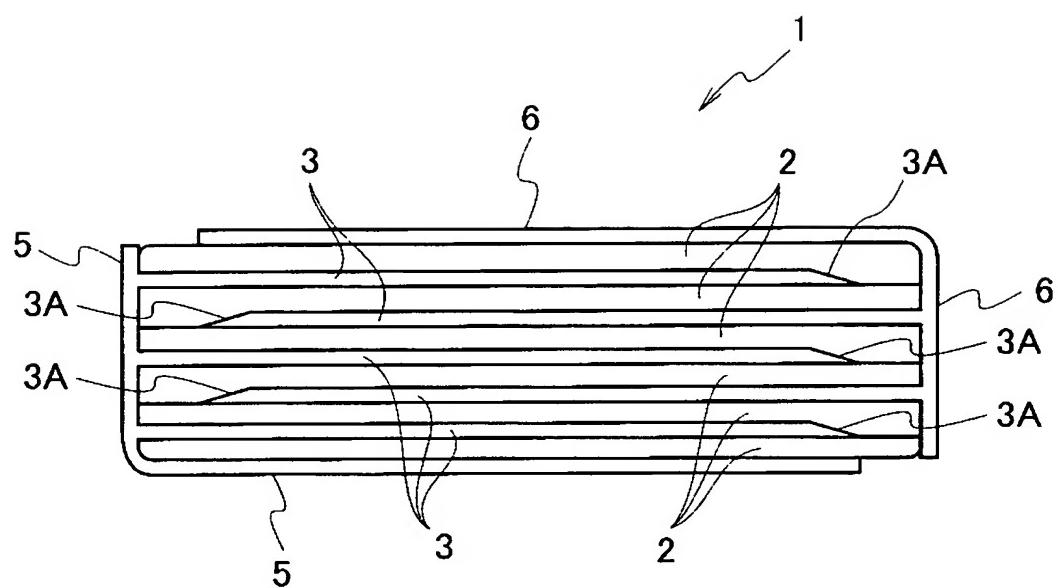
5、6 外部電極印刷層

【書類名】 図面

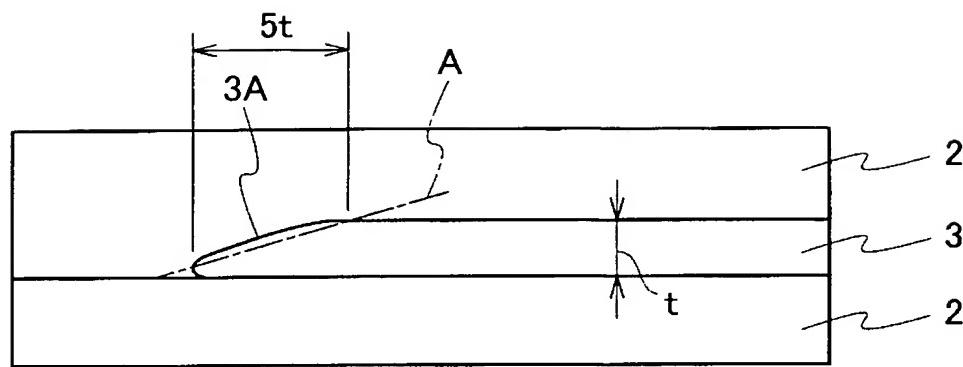
【図 1】



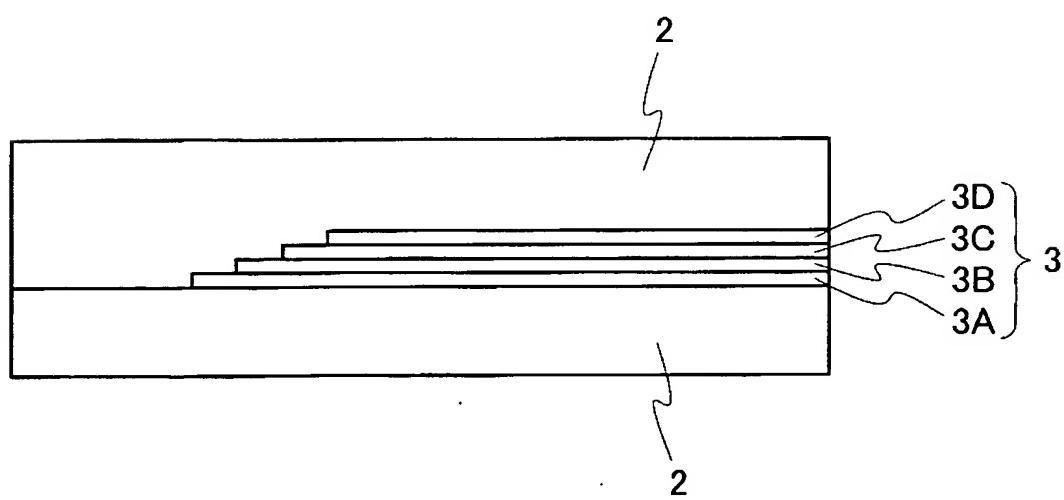
【図 2】



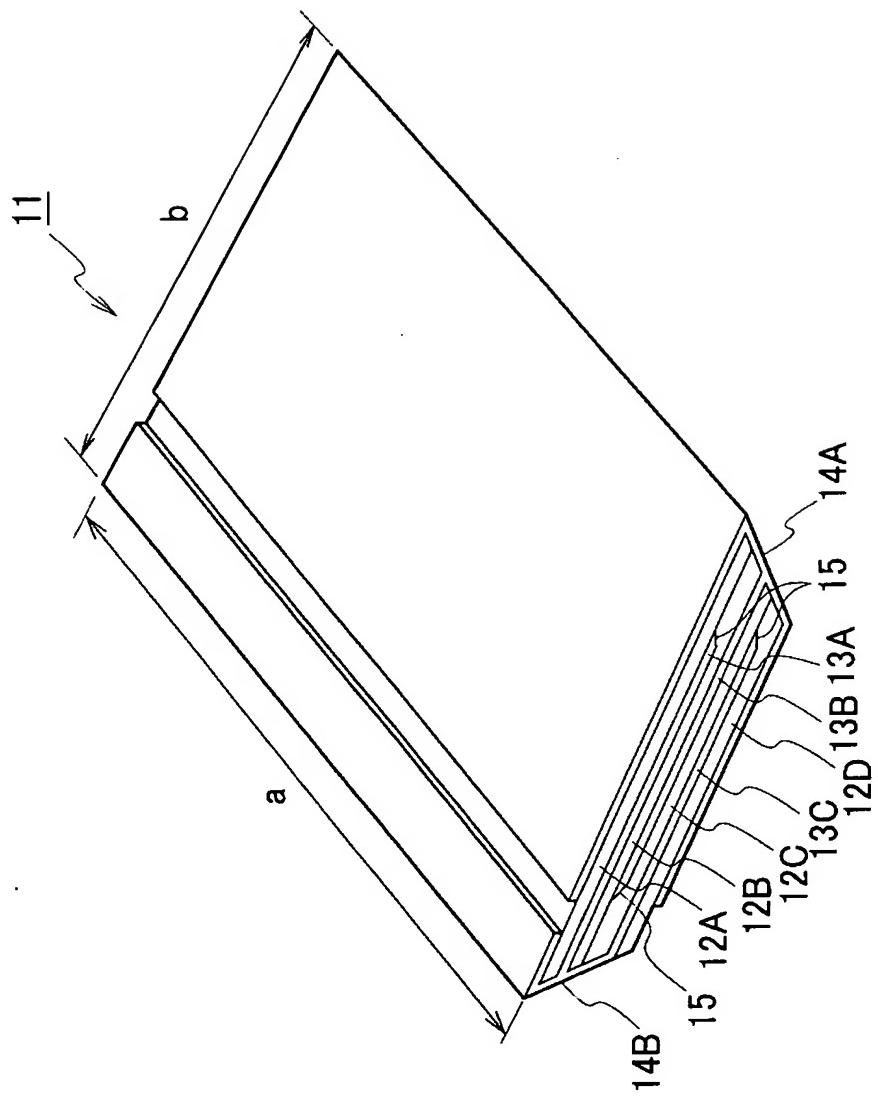
【図3】



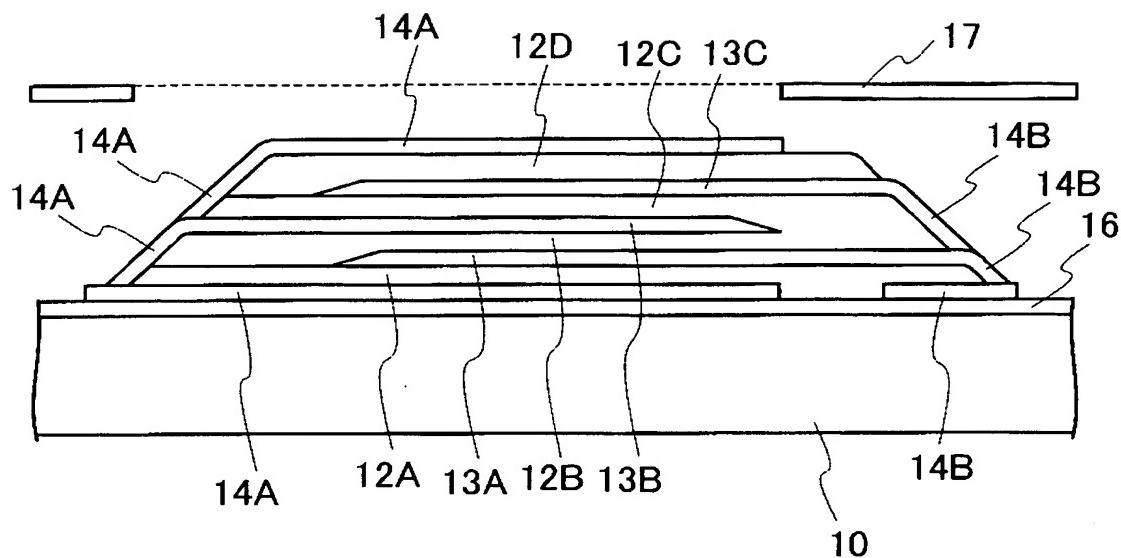
【図4】



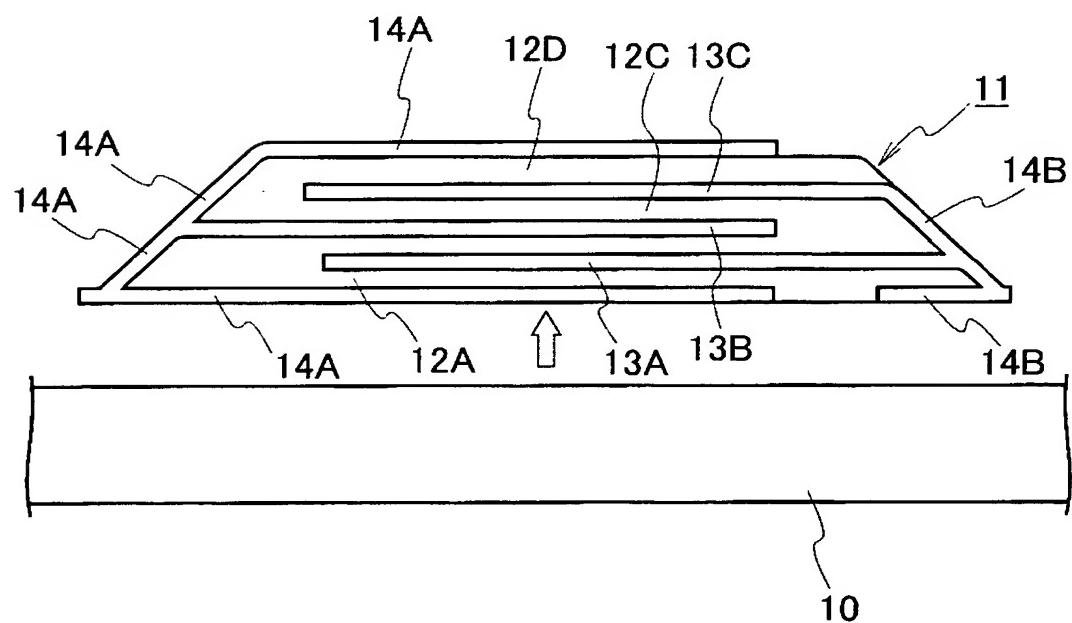
【図5】



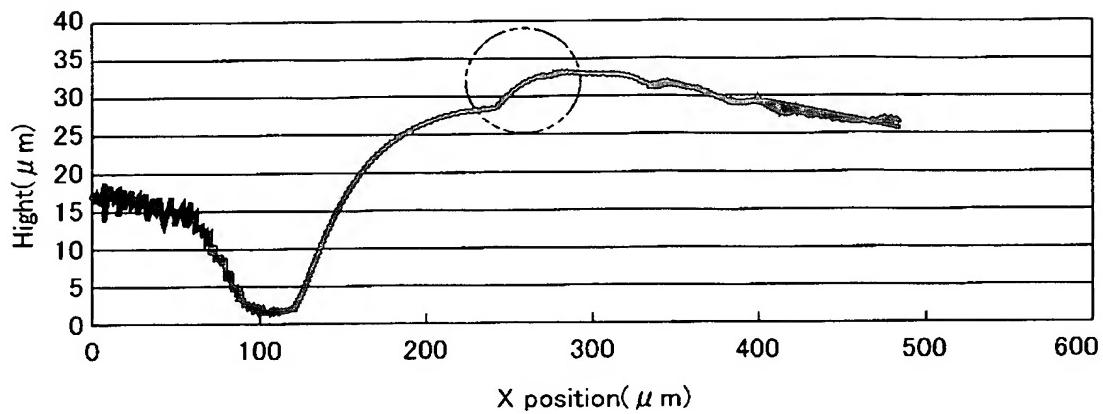
【図 6】



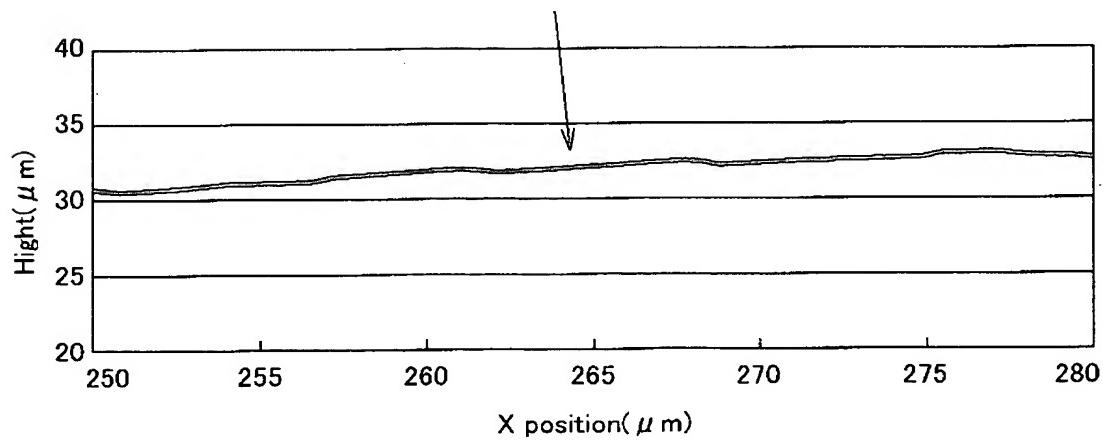
【図 7】



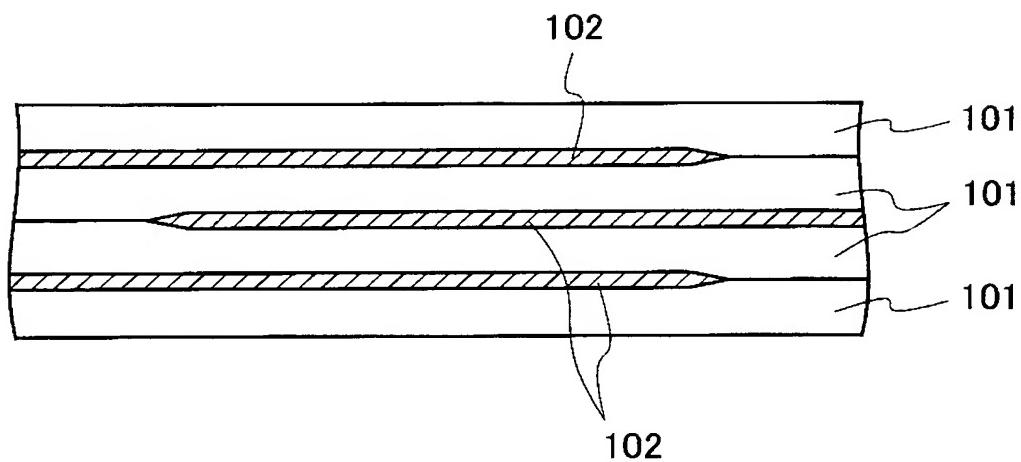
【図8】



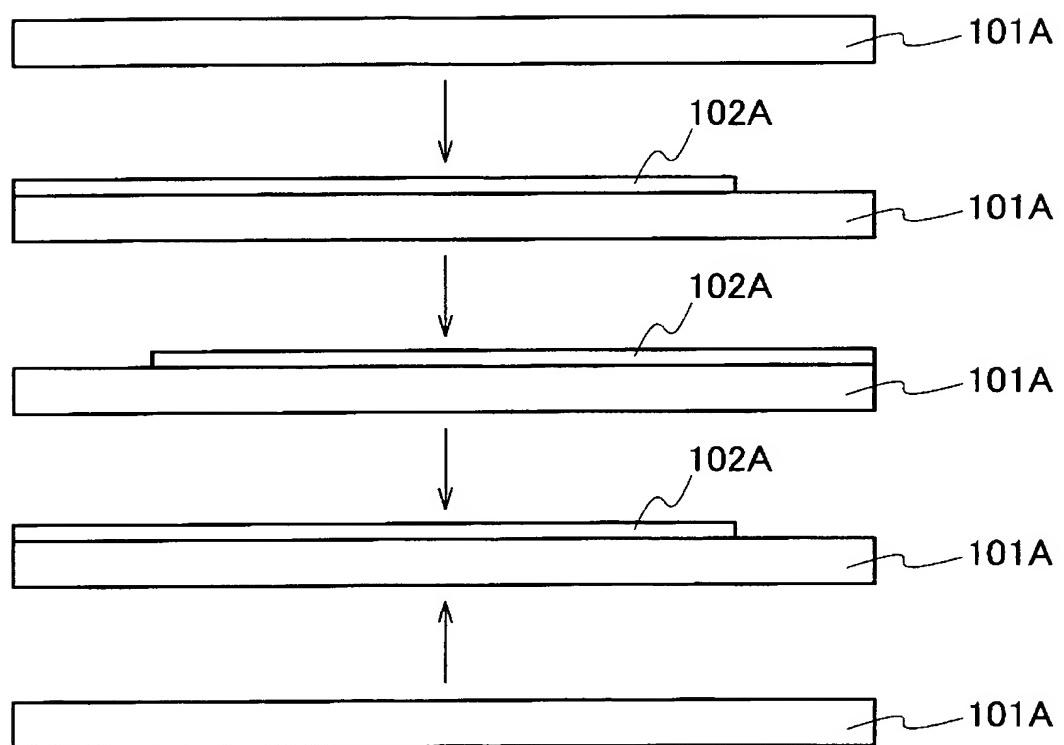
【図9】



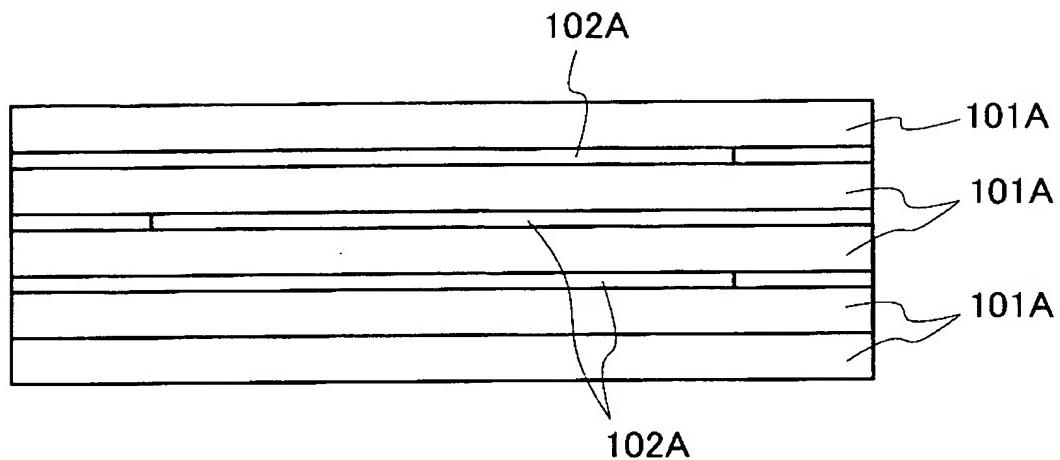
【図10】



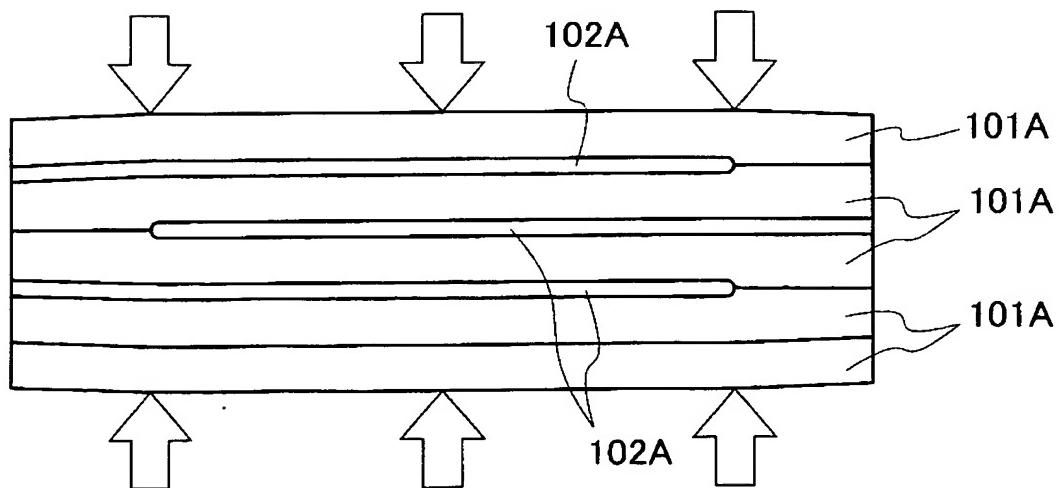
【図11】



【図12】



【図13】



【書類名】 要約書

【要約】

【課題】 寸法精度の高い印刷電極層を備え、特性ばらつきのない耐久性を有する積層型セラミック電子部品を提供する。

【解決手段】 圧電／電歪印刷層2と、圧電／電歪印刷層2の上に積層され、下面が圧電／電歪印刷層2の表面に沿って平坦状であり、且つ先端部の端縁側壁が下地の圧電／電歪印刷層2の表面に対して鋭角をなす傾斜面3Aを有する内部電極印刷層3と、が交互に積層されたことを特徴とする。

【選択図】 図1

## 認定・付加情報

特許出願の番号	特願 2002-251513
受付番号	50201290065
書類名	特許願
担当官	田丸 三喜男 9079
作成日	平成14年10月22日

## &lt;認定情報・付加情報&gt;

## 【特許出願人】

【識別番号】	000004064
【住所又は居所】	愛知県名古屋市瑞穂区須田町2番56号
【氏名又は名称】	日本碍子株式会社

## 【代理人】

【識別番号】	100108707
【住所又は居所】	東京都港区虎ノ門1丁目2番3号 虎ノ門第1ビル9階三好内外国特許事務所
【氏名又は名称】	中村 友之
【代理人】	申請人
【識別番号】	100083806
【住所又は居所】	東京都港区虎ノ門1丁目2番3号 虎ノ門第一ビル9階 三好内外国特許事務所
【氏名又は名称】	三好 秀和

## 【選任した代理人】

【識別番号】	100095500
【住所又は居所】	東京都港区虎ノ門1丁目2番3号 虎ノ門第一ビル9階 三好内外国特許事務所
【氏名又は名称】	伊藤 正和

## 【選任した代理人】

【識別番号】	100101247
【住所又は居所】	東京都港区虎ノ門1丁目2番3号 虎ノ門第一ビル9階 三好内外国特許事務所
【氏名又は名称】	高橋 俊一

## 【選任した代理人】

【識別番号】	100098327
【住所又は居所】	東京都港区虎ノ門1丁目2番3号 虎ノ門第一ビル9階 三好内外国特許事務所

次頁有

## 認定・付力口情幸及（続巻）

【氏名又は名称】 高松 俊雄  
【選任した代理人】  
【識別番号】 100108914  
【住所又は居所】 東京都港区虎ノ門1丁目2番3号 虎ノ門第1ビル9階 三好内外国特許事務所  
【氏名又は名称】 鈴木 壯兵衛  
【選任した代理人】  
【識別番号】 100104031  
【住所又は居所】 東京都港区虎ノ門1丁目2番3号 虎ノ門第一ビル9階 三好内外国特許事務所  
【氏名又は名称】 高久 浩一郎

次頁無

特願 2002-251513

出願人履歴情報

識別番号 [00004064]

1. 変更年月日 1990年 8月24日  
[変更理由] 新規登録  
住 所 愛知県名古屋市瑞穂区須田町2番56号  
氏 名 日本碍子株式会社